

EXPRESS MAIL LABEL NO.: EV343427545US

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of : Atty. Docket: 02-GR2-097
Lionel GRILLO : APPLICATIONS BRANCH
Serial No. Not Yet Assigned :
Filed: HEREWITH :
For: *SINUSOIDAL FREQUENCY GENERATOR AND
PERIODIC SIGNAL CONVERTER USING THEREOF*

CLAIM FOR PRIORITY UNDER 35 USC §119


Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

SIR:

Under the provisions of 35 USC §119, there is filed herewith a certified copy of French Application No. 0210747 filed on August 30, 2002, in accordance with the International Convention for the Protection of Industrial Property, 53 Stat. 1748, under which Applicant hereby claims priority.

Respectfully submitted,

Date: 8/25/03

By: 
Jon A. Gibbons
Reg. No. 37,333

Fleit, Kain, Gibbons, Gutman, Bongini & Bianco P.L.
One Boca Commerce Center
551 NW 77th Street, Suite 111
Boca Raton, Florida 33487-1330
Telephone: (561) 989-9811
Facsimile: (561) 989-9812
claimforpriority.wpd

Customer No. 23334

1000
1000
1000

1000
1000
1000

1000
1000
1000



BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 11 SEP. 2002

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

Martine PLANCHE

INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE
26 bis, rue de Saint Petersburg
75800 PARIS cedex 08
Téléphone : 33 (1) 53 04 53 04
Télécopie : 33 (1) 42 93 59 30
www.inpi.fr



26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

BREVET D'INVENTION CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI

cerfa
N° 11354*01

REQUÊTE EN DÉLIVRANCE 1/2

Remplir impérativement la 2ème page.

Cet imprimé est à remplir lisiblement à l'encre noire

DB 540 W / 190600

REMISE DES PIÈCES DATE 30 AOUT 2002 LIEU 06 INPI Sophia Antipolis N° D'ENREGISTREMENT 0210747 NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE PAR L'INPI 30 AOUT 2002		1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE SCHUFFENECKER Thierry, Avocat 97, chemin de Cassiopée Domaine de l'étoile 06610 LA GAUDE	
V s références pour ce dossier (facultatif) ST02-GR2-097			
Confirmation d'un dépôt par télécopie <input type="checkbox"/> N° attribué par l'INPI à la télécopie			
2 NATURE DE LA DEMANDE		Cochez l'une des 4 cases suivantes	
Demande de brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
<i>Demande de brevet initiale</i> <i>ou demande de certificat d'utilité initiale</i>		N°	Date <input type="text"/>
		N°	Date <input type="text"/>
Transformation d'une demande de brevet européen <i>Demande de brevet initiale</i>		<input type="checkbox"/>	Date <input type="text"/>
		N°	Date <input type="text"/>
3 TITRE DE L'INVENTION (200 caractères ou espaces maximum) Générateur de fréquence sinusoïdale et convertisseur de signaux périodiques utilisant le même			
4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation Date <input type="text"/> N° Pays ou organisation Date <input type="text"/> N° Pays ou organisation Date <input type="text"/> N° <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»	
5 DEMANDEUR		<input type="checkbox"/> S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé «Suite»	
Nom ou dénomination sociale		STMICROELECTRONICS, S.A.	
Prénoms			
Forme juridique		Société Anonyme	
N° SIREN			
Code APE-NAF			
Adresse	Rue	29, Boulevard Romain Rolland	
	Code postal et ville	92120	MONTRouGE
Pays		France	
Nationalité		Française	
N° de téléphone (facultatif)			
N° de télécopie (facultatif)			
Adresse électronique (facultatif)			



BREVET D'INVENTION CERTIFICAT D'UTILITÉ

REQUÊTE EN DÉLIVRANCE 2/2

REMISE DES PIÈCES DATE 30 AOUT 2002 LIEU 06 INPI Sophia Antipolis N° D'ENREGISTREMENT 0210747 NATIONAL ATTRIBUÉ PAR L'INPI		Réservé à l'INPI	
Vos références pour ce dossier : <i>(facultatif)</i>		ST02-GR2-097	
6 MANDATAIRE			
Nom		SCHUFFENECKER	
Prénom		Thierry	
Cabinet ou Société		Cabinet Thierry SCHUFFENECKER	
N° de pouvoir permanent et/ou de lien contractuel		PG 9962	
Adresse	Rue	97, chemin de Cassiopée Domaine de l'étoile	
	Code postal et ville	06610	LA GAUDE
N° de téléphone <i>(facultatif)</i>		0493190192	
N° de télécopie <i>(facultatif)</i>		0493190193	
Adresse électronique <i>(facultatif)</i>		schuffenecker@wanadoo.fr	
7 INVENTEUR (S)			
Les inventeurs sont les demandeurs		<input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non Dans ce cas fournir une désignation d'inventeur(s) séparée	
8 RAPPORT DE RECHERCHE		Uniquement pour une demande de brevet (y compris division et transformation)	
Établissement immédiat ou établissement différé		<input checked="" type="checkbox"/> <input type="checkbox"/>	
Paiement échelonné de la redevance		Paiement en deux versements, uniquement pour les personnes physiques <input type="checkbox"/> Oui <input type="checkbox"/> Non	
9 RÉDUCTION DU TAUX DES REDEVANCES		Uniquement pour les personnes physiques <input type="checkbox"/> Requête pour la première fois pour cette invention <i>(joindre un avis de non-imposition)</i> <input type="checkbox"/> Requête antérieurement à ce dépôt <i>(joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence)</i> :	
Si vous avez utilisé l'imprimé «Suite», indiquez le nombre de pages jointes			
10 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (Nom et qualité du signataire) SCHUFFENECKER Thierry, Avocat		VISA DE LA PRÉFECTURE OU DE L'INPI Nathalie BLANC	

Générateur de fréquence sinusoïdale et convertisseur de signaux périodiques utilisant le même

5

Domaine technique de l'invention

La présente invention concerne les circuits générateurs de fréquences sinusoïdales et notamment un circuit convertisseur générant un signal sinusoïdal.

10

Etat de la technique

15

L'état de la technique comporte d'innombrables circuits générateurs de signaux sinusoïdaux.

20

25

En général pour générer un signal sinusoïdal, on part fréquemment d'un signal périodique carré, généré par un synthétiseur numérique de fréquence, que l'on filtre au moyen d'un ou plusieurs filtres passe-bandes afin d'en extraire l'harmonique fondamentale. L'avantage d'un tel procédé réside dans le fait que l'on peut caler la fréquence du signal sinusoïdal ainsi généré sur celle du signal carré et que l'on peut bénéficier ainsi de la précision offerte par les synthétiseurs numériques. En revanche, le taux important d'harmoniques impaires que contient le signal périodique carré rend particulièrement malaisée l'opération de filtrage et il faut alors multiplier les filtres et accroître leur complexité pour espérer arriver à un taux de distorsion faible dans la sinusoïde générée.

30

Dans bien des circuits il est pourtant particulièrement souhaitable de pouvoir bénéficier de la précision offerte par un synthétiseur numérique de fréquence tout en préservant la pureté du signal sinusoïdal généré. Le problème technique à résoudre consiste alors en la réalisation d'un convertisseur de signal périodique carré-sinusoïdal qui soit simple à mettre en œuvre – et qui offre une linéarité

suffisante pour des applications sophistiquées et notamment les tuners de démodulateurs de fréquence. De surcroît il serait souhaitable que le circuit puisse être aisément intégré dans un produit semi-conducteur.

5

Exposé de l'invention

La présente invention a pour but de proposer un circuit générateur d'un
10 signal sinusoïdal simple et peu coûteux à mettre en œuvre.

Un autre but de la présente invention consiste à proposer un convertisseur de fréquence carré facile à intégrer dans un produit semi-conducteur et qui permette de générer un signal sinusoïdal de grande qualité dans une large gamme de
15 fréquences.

L'invention réalise ces buts au moyen d'un générateur de fréquence sinusoïdale comportant un circuit oscillant basé sur l'emploi d'un gyrateur. Ce gyrateur est constitué de deux amplificateurs de transconductance dont les points
20 de polarisation sont fixés par une tension de commande (V_{filt}) afin de régler la fréquence d'oscillation. Le gyrateur peut être facilement intégré dans une boucle d'asservissement de phase afin de réaliser un convertisseur de fréquence carrée en fréquence sinusoïdale.

25 On réalise de cette manière un générateur sinusoïdal particulièrement simple à mettre en œuvre et qui tire avantage du fort coefficient de qualité du gyrateur.

Préférentiellement, chacun des amplificateurs de transconductance comporte :

30

- un étage différentiel composé d'un premier transistor et d'un second transistor dont les grilles constituant l'entrée dudit étage ;
- un troisième et quatrième transistor constituant respectivement des charges actives pour les premier et second transistors;

- un cinquième transistor monté en source de courant de l'étage différentiel.

On commande le courant de polarisation des troisième, quatrième et cinquième transistors par la tension de commande (V_{filt}) .

5

Dans un mode de réalisation particulier on commande dans chaque amplificateur de transconductance le point de polarisation au moyen d'un sixième transistor dont la source étant connectée à un potentiel de référence (V_{dd}) et dont le drain reçoit la tension de commande (V_{filt}) . Un septième transistor (307) présente
10 une électrode de source connectée au potentiel de référence (V_{dd}) et une grille connectée à la grilles des sixième, troisième et quatrième transistors. Un huitième transistor, dont la source est connectée à la masse, présente ses électrodes de drain et de grille connectées au drain du septième transistor et à la grille du cinquième transistor qui forme la source de courant de l'étage différentiel. Ainsi la
15 tension de commande (V_{filt}) peut elle commander le courant dans le sixième transistor, lequel est ensuite recopié dans les charges actives constituées par les troisième et quatrième transistor, ainsi que dans la source de courant formée par le cinquième transistor.

20 De préférence, on filtre le signal généré par le gyrateur au moyen d'un filtre présentant une structure similaire à celle de chaque des amplificateurs constitutifs du gyrateur, et dont le point de polarisation est également fixé par ladite tension de commande (V_{filt}) .

25 On arrive ainsi à générer une sinusoïde présentant une distorsion harmonique totale (THD) supérieure à 35 dB et ce dans une large gamme de fréquences, par exemple entre 70 et 130 Mhz.

30 Des filtres supplémentaires peuvent être prévus en aval du générateur, de manière à permettre, autant que de besoin, de filtrer la sinusoïde générée.

Le circuit est particulièrement adapté à la réalisation de tuner de fréquences pour un récepteur satellite ou cable.

L'invention permet également la réalisation d'un convertisseur d'un signal périodique carré en signal sinusoïdal, et ce au moyen d'un gyrateur monté en oscillateur et dont le point de polarisation est fixée par une tension de commande V_{filt} , laquelle est générée par une boucle d'asservissement de phase.

5

Description des dessins

10 D'autres caractéristiques, but et avantages de l'invention apparaîtront à la lecture de la description et des dessins ci-après, donnés uniquement à titre d'exemples non limitatifs. Sur les dessins annexés :

La figure 1 illustre un mode de réalisation préféré du convertisseur
15 numérique de signaux.

La figure 2 représente le schéma de principe du gyrateur.

La figure 3 illustre un mode de réalisation d'un amplificateur de
20 transconductance selon l'invention réalisé au moyen de transistors de type MOS.

La figure 4 illustre un mode de réalisation du premier filtre permettant le filtrage des signaux générés par le gyrateur 114.

25

Description d'un mode de réalisation préféré

La figure 1 illustre un mode de réalisation préféré de l'invention. Un
30 synthétiseur numérique 100 génère un signal périodique carré 102 à une fréquence qui est déterminée en fonction de l'information présentée à un bus d'entrée 101. Un tel synthétiseur numérique est bien connu d'un homme du métier et on ne le décrira pas plus avant. Il est notamment disponible dans le commerce sous la forme d'un circuit intégré spécialisé. D'une manière générale, qu'il s'agisse d'un circuit du

commerce ou d'un circuit spécialement adapté pour une application spécifique, on choisira un synthétiseur qui génère un signal carré dans la bande de fréquence souhaitée. Dans le mode de réalisation préféré de l'invention, le circuit convertisseur sert à la réalisation d'un tuner de réception câble qui sera directement intégré dans un produit semi-conducteur et l'on utilise alors un synthétiseur de fréquence permettant de générer un signal carré pour une gamme de fréquences variant de 1 Mhz à 216 Mhz avec un pas de 432 Hz. Naturellement, ces valeurs ne sont qu'indicatives et l'on aura compris que l'homme du métier pourra facilement adapter le circuit de l'invention à d'autres gammes de fréquences et d'autres réalisations possibles.

Il est à noter également que le synthétiseur de fréquence est optionnel et celui-ci peut être simplement remplacé par un générateur de fréquence carré fixe si l'on ne souhaite pas faire varier la fréquence.

Le signal périodique carré 102 est ensuite transmis à un convertisseur 110 qui va considérablement mettre en forme le signal périodique 102. A cet effet, le convertisseur 110 incorpore un circuit gyrateur 114, lequel est monté en convertisseur tension-fréquence, c'est à dire en un circuit oscillant dont la fréquence est commandée par une tension de polarisation V_{filt} 113. De préférence, le gyrateur 114 produit deux composantes différentielles SINE1 et SINE2, dont l'une d'entre elles est réinjectée dans une boucle de phase permettant un asservissement sur la fréquence du signal périodique 102. On ré-injecte une des deux composantes (par exemple SINE1) à l'entrée d'un élément buffer 115 qui produit alors en sortie un signal périodique carré que l'on peut comparer au signal d'entrée 102 au moyen d'un comparateur de phase 111 (ou *Phase Frequency Detector*). En sortie, le comparateur de phase 111 génère en fonction du sens de l'écart entre la fréquence en sortie du buffer 115 et la fréquence du signal périodique 102 deux signaux de commande, respectivement un signal de commande UP et un signal de commande DOWN.

Les signaux de commande UP et DOWN servent à commander une pompe de charge 112 utilisée pour la génération d'une tension V_{filt} servant à la commande du circuit gyrateur 114.

L'ensemble constitué par le circuit gyrateur 114, le buffer 115, le circuit PFD 111 et la pompe de charge 112 réalise ainsi un générateur sinusoïdal dont la fréquence est asservie sur celle du signal d'entrée 102.

La figure 2 rappelle la structure d'un circuit gyrateur, que l'on réalise au moyen d'un premier amplificateur de transconductance 201 (présentant un coefficient gm_2) et d'un second amplificateur de transconductance 202 (présentant un coefficient gm_1). Chacun des deux amplificateurs de transconductance 201 et 202 comporte deux entrées différentielles que l'on connecte à la sortie de l'autre amplificateur et l'ensemble des deux amplificateurs opérationnels réalise un quadripôle dont on peut écrire les équations caractéristiques :

$$V_1 = -Z_1 \cdot i_1 \text{ et } V_2 = Z_2 \cdot i_2, \text{ d'une part et}$$

$$I_1 = gm_1 \cdot v_2 \text{ et } I_2 = -gm_2 \cdot v_1 \text{ d'autre part}$$

D'où il en résulte que :

$$Z_2 = 1/(gm_1 \cdot gm_2 \cdot Z_1)$$

20

On voit donc que l'impédance Z_2 vue du côté du port 2 de ce quadripôle particulier est en fonction inverse de l'impédance Z_1 connectée sur le port 1. En connectant un condensateur 203 (C_1) aux entrées de l'amplificateur de transconductance 201 on peut ainsi simuler une inductance $L = C_1/gm_1 \cdot gm_2$ et en combinant cette inductance L avec un second condensateur 204 (C_2) connecté aux entrées de l'amplificateur 202 on réalise ainsi un circuit oscillant.

On peut ainsi réaliser un circuit oscillant au moyen d'un gyrateur comportant deux amplificateurs de transconductance dont on peut fixer le point de polarisation au moyen de la tension de commande V_{filt} 113 générée par la pompe de charge 112. On fait ainsi varier les paramètres gm_1 et gm_2 des deux amplificateurs de transconductance et on peut alors commander précisément la fréquence du circuit oscillant réalisé au moyen du gyrateur 114. On obtient ainsi d'une manière particulièrement avantageuse un nouveau circuit oscillant dont on pourra faire varier

la fréquence d'oscillation et l'ajuster afin que celle-ci s'asservisse sur la fréquence d'entrée 102, précisément fixée par le synthétiseur de fréquence 100. D'une manière préférentielle on optera pour une valeur de capacité identique pour C_1 et C_2 .

5

Lorsque l'on intègre le gyrateur 114 dans la boucle de phase réalisée par l'élément buffer 115 et le circuit de détection de phase 111, on arrive à produire ainsi une composante sinusoïdale de grande qualité, dont la fréquence est asservie sur le signal périodique carré 102 au moyen de l'asservissement à boucle de phase
10 réalisé par l'ensemble 111 et 115. On peut alors régler précisément la fréquence du signal sinusoïdal au moyen du synthétiseur de fréquence 100.

La figure 3 montre un mode de réalisation particulier d'un amplificateur de transconductance permettant de réaliser le gyrateur 114, étant entendu que l'on
15 connectera deux amplificateurs similaires afin de réaliser le quadripôle de la figure 2 en son entier. L'amplificateur de transconductance comporte une paire différentielle composée de transistors de type NMOS 301 et 302 dont les grilles reçoivent les deux entrées IN1 et IN2. La source de chacun des transistors NMOS 301 et 302 est connectée au drain d'un transistor NMOS 305, lequel sert de source de courant
20 pour la paire différentielle 301-302. Le transistor 305 dispose d'une électrode de source connectée à la masse. Le drain du transistor 301 (resp. 302) est connecté, d'une part, au drain d'un transistor 303 de type PMOS (resp. 304) dont l'électrode de source est connectée à la tension d'alimentation V_{dd} et, d'autre part, à une première sortie OUT1 (resp. seconde sortie OUT2). Les grilles des transistors 303
25 et 304 sont connectées à la grille d'un transistor PMOS 307, lequel dispose d'une électrode de source connecté à la tension d'alimentation V_{dd} . Le transistor 307 dispose également d'une électrode de drain connectée au drain et à la grille d'un transistor NMOS 308, ainsi qu'à la grille du transistor 305 qui constitue la source de courant de la paire différentielle 301 et 302. L'électrode de source du transistor 308
30 est connectée à la masse du circuit.

La tension de commande V_{fit} 113 qui est générée en sortie de la pompe de charge 112 (de la figure 1) est présentée au drain d'un transistor de type PMOS 306, dont l'électrode de source est connectée à la tension d'alimentation V_{dd} . La

grille du transistor 306 est connectée à la grille des transistors 307, 303 et 304. La tension V_{filt} est également connectée à la grille des transistors 306, 307, 303 et 304.

Le fonctionnement de l'amplificateur de transconductance est le suivant. La tension V_{filt} commande le courant qui circule dans le drain du transistor 306 et par conséquent 307 également. Concrètement, lorsque la tension de commande V_{filt} augmente, le transistor 307 devient moins conducteur. Le courant qui le parcourt est recopié, avec des coefficients différents qui sont fonctions de la géométrie particulière des transistors, d'une part, dans les transistors miroirs de courant 303 et 304 et d'autre part dans les transistors 307-308 qui viennent commander la source de courant 305. On dispose ainsi d'un élément de réglage très efficace du point de polarisation de l'amplificateur de transconductance et fixer son paramètre g_m . La connexion existant entre, d'une part, les grilles des transistors 306/307 et, d'autre part, les grilles des transistors 303/304 permet de réaliser une charge active pour l'amplificateur de transconductance formé la paire de transistors 301 et 302 et c'est cette charge active qui assure l'oscillation lorsque ledit amplificateur est combiné avec un second amplificateur de même type (ainsi qu'avec les capacités C_1 et C_2) afin de réaliser le quadripôle illustré en figure 2. Par souci de clarté, on a représenté sur la figure 3 la correspondance entre d'une part, la tension V_1 et les potentiels de IN1 et IN2 et, d'autre part la tension V_2 et les potentiels de OUT1 et OUT2. On utilise les deux sorties différentielles de l'un des deux amplificateurs de transconductance afin de générer les composantes SINE1 et SINE2 que l'on voit sur la figure 1.

D'une manière avantageuse, l'élément buffer 115 de la figure 1 est réalisé au moyen d'une cascade d'éléments NMOS et PMOS dont les grilles sont connectées ensemble - de manière à régénérer un signal carré nécessaire à la comparaison avec le signal périodique en entrée de 102.

En revenant à nouveau à la figure 1, on va à présent décrire la manière d'améliorer grandement la linéarité des sinusoïdes SINE1 et SINE2 au moyen des traitements décrits ci-après.

On présente d'abord les deux signaux SINE1 et SINE2 à l'entrée d'un filtre passe-bas 120 dont on ajuste la fréquence de coupure au moyen de la même

tension de commande V_{filt} que celle qui sert à commander chacun des deux amplificateurs constitutifs du gyrateur 114. A cet effet, comme on le voit sur la figure 4, on réalise le filtre 120 au moyen d'un troisième amplificateur de transconductance qui présente une structure similaire à celle de chacun des deux amplificateurs qui composent le gyrateur 114. Les transistors 401 à 408 correspondent aux transistors 301-308 de la figure 3. Plus précisément, une paire différentielle est constituée de deux transistors 401 et 402 dont les grilles reçoivent les deux entrées IN1 et IN2. Chaque transistor 401 (resp. 402) dispose d'une source connectée à un transistor 405 source de courant et une électrode de drain connectée à V_{dd} via un transistor 403 (resp. 404). Les grilles des transistors 403 et 404 sont connectées à la grille d'un transistor 407 dont la source est connectée à V_{dd} et dont le drain est connecté à la grille et au drain d'un transistor 408 et également à la grille du transistor 405. Le transistor 408 présente une électrode de source qui est connectée à la masse du circuit. La tension V_{filt} est également connectée à la grille des transistors 406, 407, 403 et 404.

Comme pour chacun des deux amplificateurs de transconductance qui composent le gyrateur 114, la tension de commande V_{filt} est présentée au drain d'un transistor 406 dont la source est connectée à la tension d'alimentation V_{dd} . La grille du transistor 406 est connectée à la grille du transistor 407 ainsi qu'à la grille des transistors 403 et 404. En sortie de la paire différentielle 401-402 on dispose au moins un condensateur 409 (C) pour réaliser un filtrage passe-bas du filtre 120. D'une manière particulièrement avantageuse, on vient commander les points de polarisation de ce troisième amplificateur de transconductance, et notamment les courants des miroirs des courants 403 et 404 au moyen de la tension de commande V_{filt} qui sert également à fixer la fréquence d'oscillation du gyrateur. On ajuste de cette manière le paramètre g_m de la paire différentielle 401-402 et par conséquent la fréquence de coupure du filtre 120 afin que celle-ci corresponde parfaitement à la fréquence d'oscillation du gyrateur 114. Ainsi on peut au moyen d'un unique réglage - à savoir par l'intermédiaire de la tension de commande V_{filt} générée par la pompe de charge 112 - commander simultanément la fréquence d'oscillation du gyrateur et le filtrage opéré par le filtre 120.

Optionnellement, on peut encore réserver un traitement supplémentaire sur les composantes SINE1 et SINE2 générées et filtrée par le filtre 120. A cet effet on réalise une amplification supplémentaire avec un ajustement du gain de cette amplification pour amener l'amplitude des sinusoïdes à une valeur souhaitée. En se référant à nouveau à la figure 1, on voit que l'on peut employer, en cascade avec le premier filtre 120, un second filtre passe-bande 130 suivis de deux amplificateurs à gain fixe, respectivement 140 (Amp1) et 150 (Amp2). Un circuit de détection d'amplitude 160 permet de mesurer l'amplitude du signal sur l'une des deux composantes sinusoïdales (par exemple V_{out2}) en sortie de l'amplificateur 150, et ajuste l'effet de filtre 130 de manière à normaliser l'amplitude de sortie de cette sinusoïde. Préférentiellement, la commande de l'amplitude se fait en venant fixer, une fois encore, le courant de polarisation des transistors constitutifs du second filtre 130 au moyen d'une tension de commande générée par le bloc 160. Si l'on fixe suffisamment bas la fréquence de coupure du filtre de manière à la situer en deçà de la gamme de fréquence considérée, on voit que l'on peut réaliser un filtrage supplémentaire assortie d'un gain variable, lequel gain est simplement ajusté au moyen d'une tension de commande fournie par le circuit de détection d'amplitude 160. Il n'est alors pas nécessaire de prévoir des amplificateurs 140 et 150 à gain variable pour fournir en sortie des signaux V_{out1} et V_{out2} d'amplitude normalisée et qui, de surcroît, présentent une linéarité remarquable, avec un taux de distorsion qui atteint facilement 35 dB.

La paire différentielle 301 et 302 est basée sur des transistors de type NMOS. Il est clair que l'homme du métier pourra adapter la description à la constitution d'une paire de transistors de type PMOS en inversant la polarité de chaque transistor.

Le circuit de l'invention qui vient d'être décrit est parfaitement adapté à la réalisation d'un tuner de réception de fréquences fonctionnant dans une large gamme de fréquences, et que l'on peut aisément intégrer dans un produit semi-conducteur.

Revendications

1. Générateur de fréquence sinusoïdale comportant un circuit oscillant commandé
5 par une tension de commande (V_{filt}) caractérisé en ce que ledit circuit oscillant est un gyrateur (114) constitué de deux amplificateurs de transconductance (201, 202) dont les points de polarisation sont fixés par ladite tension de commande (V_{filt}) afin de régler la fréquence d'oscillation.

10 2. Générateur selon la revendication 1 caractérisé en ce que lesdits premier et second amplificateurs de transconductance (201, 202) comportent :

- un étage différentiel composé d'un premier transistor (301) et d'un second transistor (302) présentant chacun une électrode de source, de drain et de grille ;
15 lesdites électrodes de grille constituant l'entrée dudit étage ;
- un troisième et quatrième transistor (303, 304) présentant une électrode de source, de drain et de grille constituant respectivement des charges actives pour lesdits premier et second transistors ;
- un cinquième transistor (305) présentant une électrode de source, de drain et de
20 grille, et constituant une source de courant pour lesdits premiers et second transistors ;

le courant de polarisation desdits troisième, quatrième et cinquième transistors étant commandé par ladite tension de commande (V_{filt}) .

25

3. Générateur selon la revendication 2 caractérisé en ce que :

- lesdits premier transistor (301) et second transistor (302) présentent leur électrode de source connectée à l'électrode de drain dudit cinquième transistor (305) ;
30 - l'électrode de source dudit cinquième transistor (305) est connecté à un premier potentiel de référence ;
- l'électrode de drain dudit premier transistor (301) est connectée à l'électrode de drain dudit troisième transistor (303) dont l'électrode de source est connectée à un second potentiel de référence (V_{dd}) ;

- l'électrode de drain dudit second transistor (302) est connectée à l'électrode de drain dudit quatrième transistor (304) dont l'électrode de source est connectée audit second potentiel de référence (V_{dd}),
- l'électrode de grille desdits troisième, quatrième et cinquième transistors est commandée par ladite tension de commande (V_{filt}).

4. Générateur selon la revendication 3 caractérisé en ce que chaque amplificateur comporte :

- un sixième transistor (306) présentant une électrode de source, de drain et de grille, ladite électrode de source étant connectée audit second potentiel de référence (V_{dd}) , ladite électrode de drain recevant ladite tension de commande (V_{filt}),
- un septième transistor (307) présentant une électrode de source, de drain et de grille, ladite électrode de source du septième transistor étant connectée audit second potentiel de référence (V_{dd}), ladite électrode de grille dudit septième transistor étant connectée aux électrodes de grille desdits sixième, troisième et quatrième transistors, et à ladite tension de commande (V_{filt}) ;
- un huitième transistor (308) présentant une électrode de source, de drain et de grille, ladite électrode de source dudit huitième transistor (308) étant connectée audit premier potentiel de référence, lesdites électrodes de drain et de grille dudit huitième transistor (308) étant toutes deux connectées à l'électrode de drain dudit septième transistor (307) et à l'électrode de grille dudit cinquième transistor (305).

5. Générateur selon la revendication 1 caractérisé en ce qu'il comporte un premier filtre constitué d'un troisième amplificateur de transconductance monté en filtre et dont le point de polarisation est lui également fixé par ladite tension de commande (V_{filt}).

6. Générateur selon la revendication 1 caractérisé en ce que ledit troisième amplificateur de transconductance comporte :

- un étage différentiel composé d'un premier transistor (401) et d'un second transistor (402) présentant chacun une électrode de source, de drain et de grille ; lesdites électrodes de grille constituant l'entrée dudit étage ;

- un troisième et quatrième transistor (403, 404) présentant une électrode de source, de drain et de grille constituant respectivement des charges actives pour lesdits premier et second transistors;
- un cinquième transistor (405) présentant une électrode de source, de drain et de grille, et constituant une source de courant pour lesdits premiers et second transistors ;

le courant de polarisation desdits troisième, quatrième et cinquième transistors étant commandé par ladite tension de commande (V_{filt}) .

10

7. Générateur selon la revendication 6 caractérisé en ce que :

- lesdits premier transistor (401) et second transistor (402) présentent leur électrode de source connectée à l'électrode de drain dudit cinquième transistor (405) ; .
- 15 - l'électrode de source dudit cinquième transistor (405) est connecté à un premier potentiel de référence ;
- l'électrode de drain dudit premier transistor (401) est connectée à l'électrode de drain dudit troisième transistor (403) dont l'électrode de source est connectée à un second potentiel de référence (V_{dd}) ;
- 20 - l'électrode de drain dudit second transistor (402) est connectée à l'électrode de drain dudit quatrième transistor (404) dont l'électrode de source est connectée audit second potentiel de référence (V_{dd}),
- l'électrode de grille desdits troisième, quatrième et cinquième transistors est commandée par ladite tension de commande (V_{filt}).

25

Le troisième amplificateur comportant en outre :

- un sixième transistor (406) présentant une électrode de source, de drain et de grille, ladite électrode de source étant connectée audit second potentiel de référence (V_{dd}) , ladite électrode de drain recevant ladite tension de commande (V_{filt}),
- 30 - un septième transistor (407) présentant une électrode de source, de drain et de grille, ladite électrode de source du septième transistor étant connectée audit second potentiel de référence (V_{dd}), ladite électrode de grille dudit septième



transistor étant connectée aux électrodes de grille desdits sixième, troisième et quatrième transistors, et à ladite tension de commande (V_{filt});

- un huitième transistor (408) présentant une électrode de source, de drain et de grille. ladite électrode de source dudit huitième transistor (408) étant connectée audit premier potentiel de référence, lesdites électrodes de drain et de grille dudit huitième transistor (408) étant toutes deux connectées à l'électrode de drain dudit septième transistor (407) et à l'électrode de grille dudit cinquième transistor (405).

8. Dispositif selon la revendication 5 caractérisé en ce qu'il comporte un second filtre passe-bas fonctionnant au delà de sa fréquence de coupure, ledit second filtre comportant un amplificateur dont le point de polarisation est commandé par un potentiel commandé par un circuit de détection d'amplitude afin de pouvoir régler le gain de l'amplificateur.

9. Convertisseur de signal périodique carré en signal sinusoïdal comportant :

- un circuit oscillant (110) destiné à générer un sinusoïde ; ledit circuit oscillant étant commandé par une tension de commande (113, V_{filt})
- une boucle d'asservissement de phase comportant un comparateur de phase (111) destiné à comparer ladite sinusoïde à un signal carré de référence ;

caractérisé en ce que ledit circuit oscillant (110) comporte un gyrateur (114) constitué de deux amplificateurs de transconductance (201, 202) dont les points de polarisation sont fixés par ladite tension de commande (V_{filt}) afin de régler la fréquence d'oscillation.

10. Convertisseur selon la revendication 9 caractérisé en ce que la boucle d'asservissement comporte des transistors MOS montés en buffer de manière à générer un signal périodique carré à partir des sorties analogiques.

30

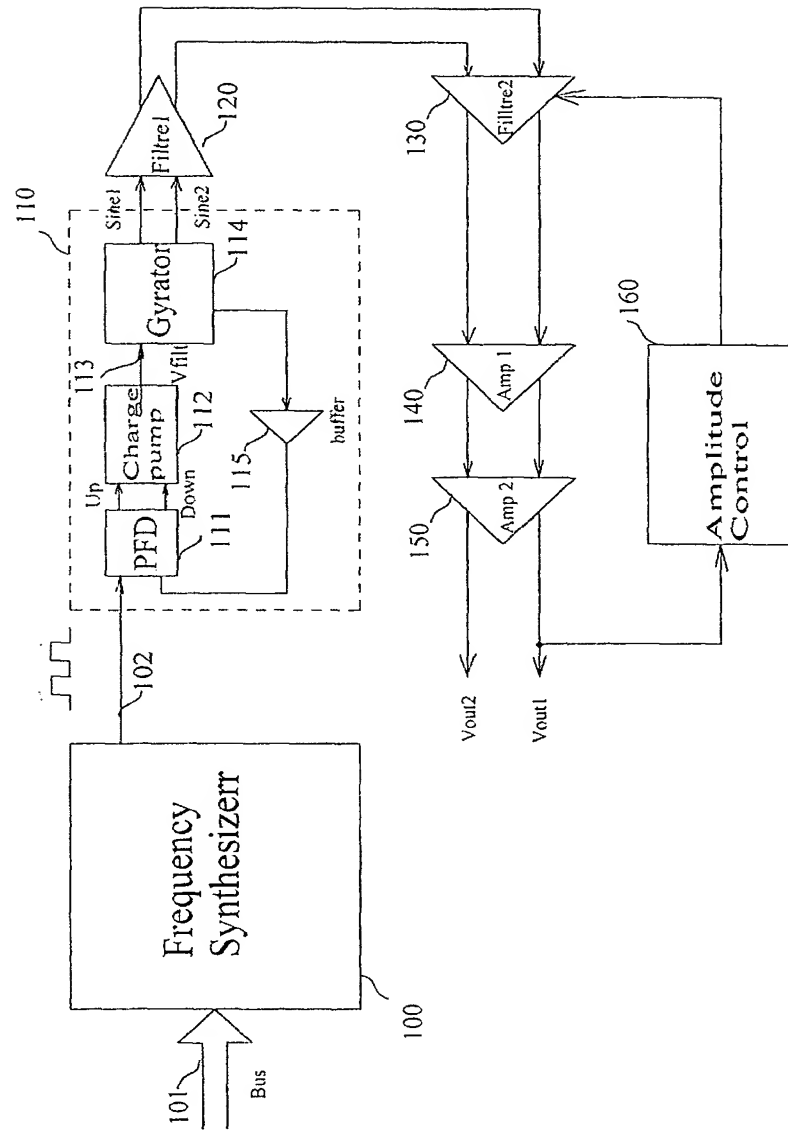


Fig.1

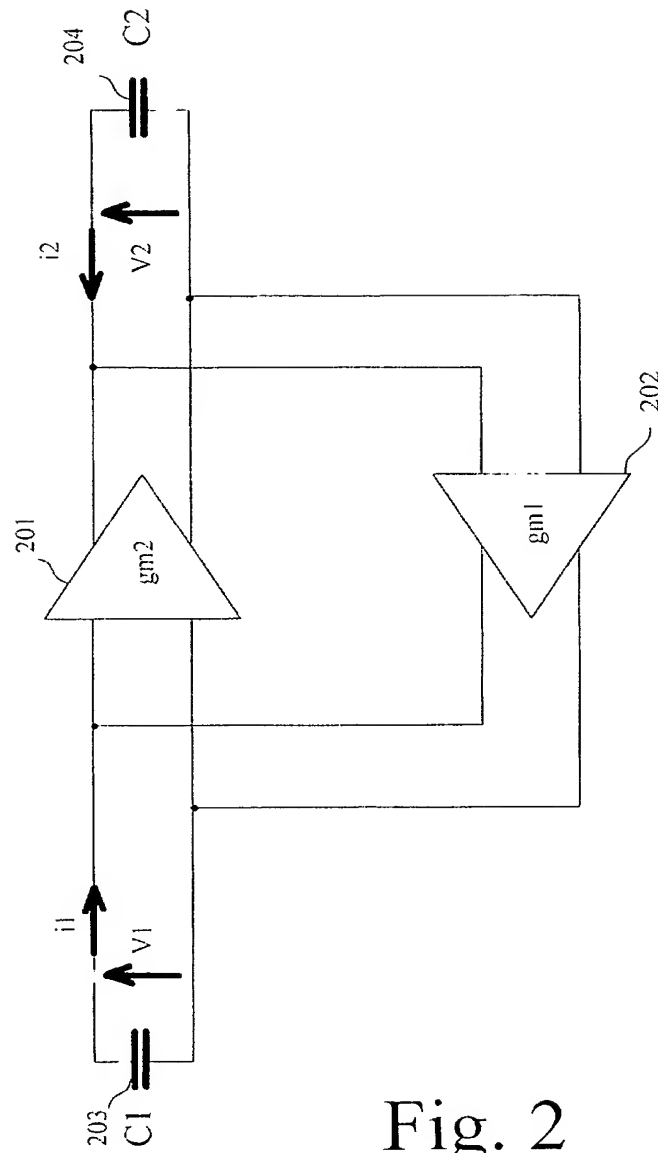


Fig. 2

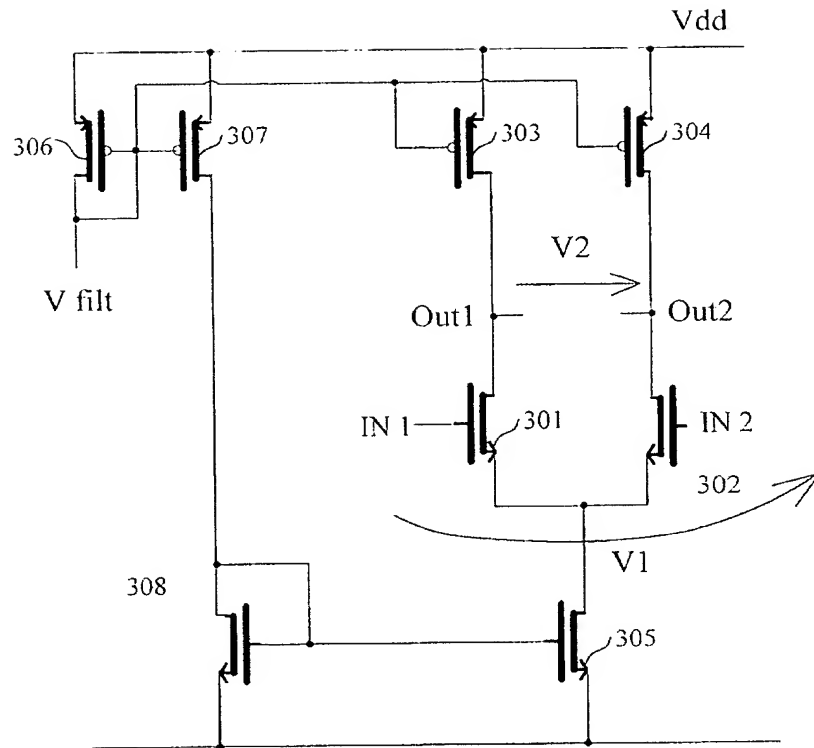


Fig. 3

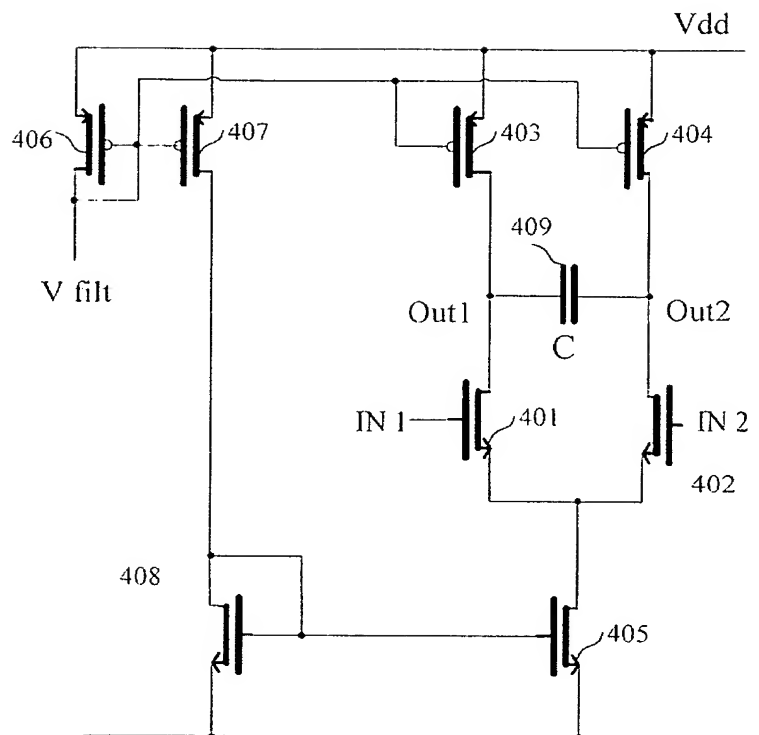


Fig. 4:

**BREVET D'INVENTION****CERTIFICAT D'UTILITÉ**

Code de la propriété intellectuelle - Livre VI



N° 11 235*02

DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08

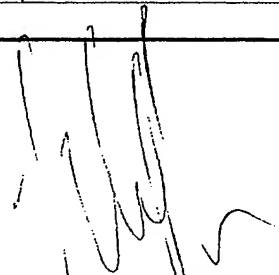
Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

DÉSIGNATION D'INVENTEUR(S) Page N° 1. / 1.

(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

DB 113 W / 260859

Vos références pour ce dossier (facultatif)		ST02-GR2-097	
N° D'ENREGISTREMENT NATIONAL		02 107 47	
TITRE DE L'INVENTION (200 caractères ou espaces maximum) Générateur de fréquence sinusoïdale et convertisseur de signaux périodiques utilisant le même			
LE(S) DEMANDEUR(S) : STMICROELECTRONICS, S.A. 29, Boulevard Romain Rolland 92120 MONTROUGE			
DESIGNE(NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite «Page N° 1/1» S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Nom		GRILLO	
Prénoms		Lionel	
Adresse	Rue	6, Allée des amphores	
	Code postal et ville	38240	Meylan (France)
Société d'appartenance (facultatif)		STMicroelectronics S.A.	
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire)			
Le 30 Août 2002 Thierry SCHUFFENECKER, Avocat (pouvoir général PG 9962)			



1 2 3 4 5

6 7 8 9 10